



IN THE UNITED STATES PATENT AND TRADEMARK OFFICE

IN RE APPLICATION OF: Norio MICHIE, et al.

GAU: 2186

SERIAL NO: 10/663,783

EXAMINER:

FILED: September 17, 2003

FOR: DATA PROCESSING DEVICE CHARACTERIZED IN ITS DATA TRANSFER METHOD, PROGRAM FOR EXECUTING ON A COMPUTER TO PERFORM FUNCTIONS OF THE DEVICE, AND COMPUTER READABLE RECORDING MEDIUM STORING SUCH A PROGRAM

REQUEST FOR PRIORITY

COMMISSIONER FOR PATENTS
ALEXANDRIA, VIRGINIA 22313

SIR:

- ☐ Full benefit of the filing date of U.S. Application Serial Number , filed , is claimed pursuant to the provisions of 35 U.S.C. §120.
- ☐ Full benefit of the filing date(s) of U.S. Provisional Application(s) is claimed pursuant to the provisions of 35 U.S.C. §119(e): Application No. Date Filed

- ☒ Applicants claim any right to priority from any earlier filed applications to which they may be entitled pursuant to the provisions of 35 U.S.C. §119, as noted below.

In the matter of the above-identified application for patent, notice is hereby given that the applicants claim as priority:

<u>COUNTRY</u>	<u>APPLICATION NUMBER</u>	<u>MONTH/DAY/YEAR</u>
JAPAN	2002-272402	SEPTEMBER 19, 2002
JAPAN	2002-274138	SEPTEMBER 19, 2002

Certified copies of the corresponding Convention Application(s)

- ☒ are submitted herewith
- ☐ will be submitted prior to payment of the Final Fee
- ☐ were filed in prior application Serial No. filed
- ☐ were submitted to the International Bureau in PCT Application Number
Receipt of the certified copies by the International Bureau in a timely manner under PCT Rule 17.1(a) has been acknowledged as evidenced by the attached PCT/IB/304.
- ☐ (A) Application Serial No.(s) were filed in prior application Serial No. filed ; and
- ☐ (B) Application Serial No.(s)
- ☐ are submitted herewith
- ☐ will be submitted prior to payment of the Final Fee

Respectfully Submitted,

OBLON, SPIVAK, McCLELLAND,
MAIER & NEUSTADT, P.C.

Marvin J. Spivak

Registration No. 24,913

Joseph A. Scafetta, Jr.
Registration No. 26, 803

Customer Number

22850

Tel. (703) 413-3000
Fax. (703) 413-2220
(OSMMN 05/03)

日 本 国 特 許 庁
JAPAN PATENT OFFICE

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office.

出 願 年 月 日 2 0 0 2 年 9 月 1 9 日
Date of Application:

出 願 番 号 特 願 2 0 0 2 - 2 7 4 1 3 8
Application Number:
[ST. 10/C]: [J P 2 0 0 2 - 2 7 4 1 3 8]

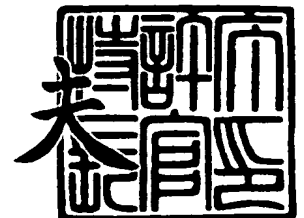
出 願 人 株 式 会 社 リ コ ー
Applicant(s):



2 0 0 3 年 9 月 2 4 日

特許庁長官
Commissioner,
Japan Patent Office

今 井 康



【書類名】 特許願

【整理番号】 0200640

【提出日】 平成14年 9月19日

【あて先】 特許庁長官殿

【国際特許分類】 B41J 5/30
G06F 13/28 310

【発明の名称】 データ処理装置、及びプログラム

【請求項の数】 5

【発明者】

【住所又は居所】 東京都大田区中馬込 1 丁目 3 番 6 号
株式会社 リコー内

【氏名】 道家 教夫

【発明者】

【住所又は居所】 東京都大田区中馬込 1 丁目 3 番 6 号
株式会社 リコー内

【氏名】 清水 泰光

【発明者】

【住所又は居所】 東京都大田区中馬込 1 丁目 3 番 6 号
株式会社 リコー内

【氏名】 小幡 百合子

【発明者】

【住所又は居所】 東京都大田区中馬込 1 丁目 3 番 6 号
株式会社 リコー内

【氏名】 茂木 清貴

【発明者】

【住所又は居所】 東京都大田区中馬込 1 丁目 3 番 6 号
株式会社 リコー内

【氏名】 服部 康広

【発明者】

【住所又は居所】 東京都大田区中馬込 1 丁目 3 番 6 号
株式会社 リコー内

【氏名】 岡村 隆生

【特許出願人】

【識別番号】 000006747

【氏名又は名称】 株式会社 リコー

【代表者】 桜井 正光

【代理人】

【識別番号】 100085660

【氏名又は名称】 鈴木 均

【電話番号】 03-3380-7533

【手数料の表示】

【予納台帳番号】 060613

【納付金額】 21,000円

【提出物件の目録】

【物件名】 明細書 1

【物件名】 図面 1

【物件名】 要約書 1

【包括委任状番号】 0201246

【プルーフの要否】 要

【書類名】 明細書

【発明の名称】 データ処理装置、及びプログラム

【特許請求の範囲】

【請求項 1】 データ格納用に共有するメモリにアクセスして処理を行うことができる第 1、及び第 2 のデータ処理手段を少なくとも備えたデータ処理装置において、

前記第 1、或いは第 2 のデータ処理手段が行う処理のために前記メモリにアクセスする場合に、該アクセスに伴うデータ転送を完了すべき転送完了時間を必要に応じて指定する転送完了時間指定手段と、

前記第 1、或いは第 2 のデータ処理手段が行う処理のために前記メモリにアクセスする場合に、その時点での該メモリへのアクセス状況を考慮して、該アクセスに伴うデータ転送の完了に要すると予想される予想転送完了時間を計算する予想転送完了時間計算手段と、

前記転送完了時間指定手段が指定した転送完了時間、及び前記予想転送完了時間計算手段が計算した予想転送完了時間に基づいて、前記第 1、或いは第 2 のデータ処理手段が行う処理のための前記メモリへのアクセスを管理するアクセス管理手段と、

を具備することを特徴とするデータ処理装置。

【請求項 2】 前記メモリに格納されたデータの保存に用いられ、該メモリへのアクセスに伴うデータの転送速度と比較して転送速度が低速な他のメモリ、を備え、

前記メモリと前記他のメモリ間でデータ転送が行われる場合、前記予想転送完了時間計算手段は該データ転送を考慮して前記予想転送完了時間を計算する、

ことを特徴とする請求項 1 記載のデータ処理装置。

【請求項 3】 前記アクセス管理手段は、前記第 1、或いは第 2 のデータ処理手段が行う処理のために前記メモリに新たにアクセスする場合、前記予想転送完了時間計算手段が計算した予想転送完了時間が前記転送完了時間指定手段の指定した転送完了時間よりも長ければ、前記メモリへの新たなアクセスを禁止、或いは延期させる、

ことを特徴とする請求項 1、または 2 記載のデータ処理装置。

【請求項 4】 前記データ処理装置は、前記メモリに格納する画像データを入力する画像入力手段を前記第 1 のデータ処理手段、該メモリに格納された画像データを出力する画像出力手段を前記第 2 のデータ処理手段とする画像形成装置である、

ことを特徴とする請求項 1、2、または 3 記載のデータ処理装置。

【請求項 5】 データ格納用に共有するメモリにアクセスして処理を行うことができる第 1、及び第 2 のデータ処理手段を少なくとも備えたデータ処理装置に実行させるプログラムであって、

前記第 1、或いは第 2 のデータ処理手段が行う処理のために前記メモリにアクセスする場合に、該アクセスに伴うデータ転送を完了すべき転送完了時間を必要に応じて指定する機能と、

前記第 1、或いは第 2 のデータ処理手段が行う処理のために前記メモリにアクセスする場合に、その時点での該メモリへのアクセス状況を考慮して、該アクセスに伴うデータ転送の完了に要すると予想される予想転送完了時間を計算する機能と、

前記指定する機能により指定した転送完了時間、及び前記計算する機能により計算した予想転送完了時間に基づいて、前記第 1、或いは第 2 のデータ処理手段が行う処理のための前記メモリへのアクセスを管理する機能と、

を実現させるためのプログラム。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は、データ格納用に共有するメモリにアクセスして処理を行う複数のデータ処理手段を備えたデータ処理装置に関する。

【0002】

【従来の技術】

近年、例えば複写機（画像形成装置）ではデジタル化が進んでいる。それに伴い、画像の加工や編集といったことを行う画像処理機能以外にも様々な機能が搭

載されるようになってきている。

搭載されるようになった機能の一つとして、原稿複数枚分の画像データをメモリに記憶することにより、指定部数まとめてコピー出力して、仕分けの作業をなくす電子ソートという機能がある。複数枚の画像データを半導体メモリに蓄積できるようにすると、画像データのデータ量は大きいためにそのコストが膨大になる。このことから、そのコストを抑えるために下記のような構成とするのが一般的である。

1. 半導体メモリ+蓄積用メモリの構成とし、蓄積メモリとして半導体メモリより単位メモリ容量当たりのコストが安価なハードディスク装置等の2次記憶装置を使用する（以下、「第1の構成」と呼ぶ）
2. 蓄積メモリとして半導体メモリを使用し、圧縮処理を用いて画像データを圧縮し、1枚あたりのデータ量を減らすことで必要な記憶容量を減らす（以下、「第2の構成」と呼ぶ）
3. 複数の画像入出力手段（イメージスキャナ、プリンタコントローラ、ファイルサーバー、或いはFAXコントローラ等）に同一のメモリを共有させる（以下、「第3の構成」と呼ぶ）

【0003】

メモリに対し、画像データの入出力を実行するためにはDMA (Direct Memory Access)データ転送方式を用いたメモリ制御コントローラ（以下DMAコントローラ）が使用されることが多い。DMAコントローラはディスクリプタと呼ばれるデータ転送方式を指示した情報を元にメモリの特定の領域に対してアクセスを行う。1画像が格納されるメモリ領域を複数のディスクリプタにより分割してデータ転送を行わせることも可能であり、例えばメモリをリングバッファの形態で利用することにより、画像データの容量よりも少ないメモリ容量で画像データの入出力を実行することもできる。参考技術文献としては特許文献1が挙げられる。

DMAコントローラを用いたメモリアクセス制御では、各ディスクリプタで指定されたデータ転送の進行状況（開始、終了）の把握や、データ転送の実行タイミング制御（メモリの領域へのアクセス中にその中断、開始、或いは各ディスク

リプタの終了割込み通知等)も可能であるため、DMAコントローラに接続された半導体メモリや、大容量の2次記憶装置に対するアクセスのタイミング制御の自由度が高く、応用範囲が広いという利点がある。

【0004】

上述のように蓄積メモリとして半導体メモリの他にハードディスク装置等の2次記憶装置を使用する第1の構成では、通常、単一の記憶装置に対して複数のデータ転送(データ書込み、読み出し動作)を行うことはできない。このため、DMAコントローラのディスクリプタを用いて2次記憶装置へのデータ転送(アクセス)単位を分割し、これを時分割に実行することで、複数のデータ転送動作をあたかも並行して実行しているようにするのが一般的である。

当然のことながら、このような時分割処理を用いると、データ転送に要する全体の時間が短くなることはない。このため、画像形成装置のように画像データの入出力に要する時間をより短縮することが装置の生産性に影響を及ぼす場合には、時分割処理を行うことが逆に生産性の低下を招くこともある。よって、画像データを圧縮してデータ転送量を小さくする第2の構成を更に採用したり、或いはデータ転送速度の速い2次記憶装置を搭載して、2次記憶装置へのデータ転送に要する時間がより短くなるようにさせていた。メモリアクセス制御の簡素化を計る理由から、時分割転送は積極的に行わず、2次記憶装置は画像入出力手段による画像データ入出力動作と略同期してリソースとして占有してデータ転送を行う手法が用いられるのが普通である。

通常、画像入出力手段—半導体メモリ間のデータ転送速度に比較して、半導体メモリ—2次記憶装置間のデータ転送速度は小さい。画像データの圧縮を行って2次記憶装置にアクセスするデータ量を小さくしても、画像入出力手段—半導体メモリ間のデータ転送速度との差に変化が少なかったために、半導体メモリ—2次記憶装置間のデータ転送処理(データ圧縮等のデータ変換処理も含む)の転送タイミングの制御を独立、且つ最適に行ったとしても画像形成装置の生産性はあまり向上しなかった。

【0005】

ハードディスク装置のような2次記憶装置の転送速度は年々向上してきており

、その転送速度の向上によって生産性も向上する。しかし、近年の高速な複写機には、原稿の表裏同時読み取りが可能であったり、画像入出力手段の処理能力（速度）がより向上していたり、或いは生産性を達成するためには原稿の搬送をノンインターバルで行うという機構的制約が存在するといった理由で求められる転送速度がより高い機種も存在する。このことから、最近では、画像入力手段が画像を読み取るための原稿の搬送をノンインターバルに行うか否かの切換制御などに、2次記憶装置に対する現在のアクセス状況、その特性（性能）等を考慮する必要性が高くなってきている。

【特許文献1】特開2000-158724号公報

【0006】

【発明が解決しようとする課題】

上述したように、近年の技術の進歩に伴い、ハードディスク装置等の大容量の2次記憶装置へのアクセスを伴うデータ転送速度は、たとえデータ圧縮によりデータ量を低減させたとしても、画像入出力手段のデータ転送速度に対して十分な速度とは必ずしも言えない状況となっている。例えば画像出力手段が複数色の画像データからカラー画像を出力するものであれば、2次記憶装置に格納された画像データを決められた時間内に入力しなければカラー画像を適切に出力できないか、或いはその出力に要する時間が長くなって生産性が著しく低下することになる。このようなことから、画像形成装置では、そのことに対応できるようにすることが必要であると考えられる。

例えば、FAX送信では、電話回線を用いたデータ転送のプロトコルにデータ転送時間に関する規約が存在する。その規約により、一定時間内にデータ送信を行わなければ接続が切断されてしまい、データは送信できなくなる。そのFAX送信機能は、データ処理装置にとって一般的な機能となっている。このようなことから、処理のために2次記憶装置にアクセスすることがある複数のデータ処理手段の少なくとも一つにアクセス時間に対する制約が存在する他のデータ処理装置においても、2次記憶装置のアクセス速度が十分な速さでないということに対応できるようにすることが必要であると言える。

本発明は、共有する2次記憶装置を含むメモリにアクセスすることがある複数

のデータ処理手段の少なくとも一つにデータ転送に要する時間の制約が存在する場合に、その制約を満たす形で常にメモリにアクセスするデータ処理装置を提供することを目的とする。

【0007】

【課題を解決するための手段】

本発明のデータ処理装置は、データ格納用に共有するメモリにアクセスして処理を行うことができる第1、及び第2のデータ処理手段を少なくとも備えていることを前提とし、第1、或いは第2のデータ処理手段が行う処理のためにメモリにアクセスする場合に、該アクセスに伴うデータ転送を完了すべき転送完了時間を必要に応じて指定する転送完了時間指定手段と、第1、或いは第2のデータ処理手段が行う処理のためにメモリにアクセスする場合に、その時点での該メモリへのアクセス状況を考慮して、該アクセスに伴うデータ転送の完了に要すると予想される予想転送完了時間を計算する予想転送完了時間計算手段と、転送完了時間指定手段が指定した転送完了時間、及び予想転送完了時間計算手段が計算した予想転送完了時間に基づいて、第1、或いは第2のデータ処理手段が行う処理のためのメモリへのアクセスを管理するアクセス管理手段と、を具備する。

なお、上記の構成では、メモリに格納されたデータの保存に用いられ、該メモリへのアクセスに伴うデータの転送速度と比較して転送速度が低速な他のメモリ、を備え、メモリと他のメモリ間でデータ転送が行われる場合、予想転送完了時間計算手段は該データ転送を考慮して予想転送完了時間を計算する、ことが望ましい。

また、アクセス管理手段は、第1、或いは第2のデータ処理手段が行う処理のためにメモリに新たにアクセスする場合、予想転送完了時間計算手段が計算した予想転送完了時間が転送完了時間指定手段の指定した転送完了時間よりも長ければ、メモリへの新たなアクセスを禁止、或いは延期させる、ことが望ましい。データ処理装置については、メモリに格納する画像データを入力する画像入力手段を第1のデータ処理手段、該メモリに格納された画像データを出力する画像出力手段を第2のデータ処理手段とする画像形成装置である、ことが望ましい。

本発明のプログラムは、データ格納用に共有するメモリにアクセスして処理を

行うことができる第1、及び第2のデータ処理手段を少なくとも備えたデータ処理装置に実行させることを前提とし、第1、或いは第2のデータ処理手段が行う処理のためにメモリにアクセスする場合に、該アクセスに伴うデータ転送を完了すべき転送完了時間を必要に応じて指定する機能と、第1、或いは第2のデータ処理手段が行う処理のためにメモリにアクセスする場合に、その時点での該メモリへのアクセス状況を考慮して、該アクセスに伴うデータ転送の完了に要すると予想される予想転送完了時間を計算する機能と、指定する機能により指定した転送完了時間、及び計算する機能により計算した予想転送完了時間に基づいて、第1、或いは第2のデータ処理手段が行う処理のためのメモリへのアクセスを管理する機能と、を実現させる。

本発明では、少なくとも搭載された第1、或いは第2のデータ処理手段が行う処理のために共有のメモリにアクセスする場合に、そのアクセスに伴うデータ転送を完了すべき転送完了時間を必要に応じて指定し、その時点でのメモリへのアクセス状況を考慮して、そのアクセスに伴うデータ転送の完了に要すると予想される予想転送完了時間を計算し、指定した転送完了時間、及び計算した予想転送完了時間に基づいて、第1、或いは第2のデータ処理手段が行う処理のためのメモリへのアクセスを管理する。それにより、データ転送に要する時間の制約が存在していても、その制約を常に満たす形でメモリへのアクセス、そのアクセスに伴うデータ転送を行えることとなる。その結果、各データ処理手段は常に処理速度を実質的に低下させることなく、行うべき処理を最適に行えるようになり、データ処理装置は常に高い生産性を維持できることとなる。

【0008】

【発明の実施の形態】

以下、図面を参照しながら、本発明の実施の形態につき詳細に説明する。

図1は、本実施の形態によるデータ処理装置（デジタル複合機）の構成図である。

そのデジタル複合機は、複写機、或いはファクシミリ装置として機能できるものであり、図1に示すように、原稿の画像を読み取る読取部101と、転写紙上に画像を形成（印刷）する像形成部102と、電話回線を介してデータの送受信

を行う F A X 部 1 0 3 と、各種キーや表示部が配置された操作部 1 0 4 と、画像データを記憶する記憶部 1 0 5 と、画像データの送出先を切り換えるセクタ部 1 0 6 と、複合機全体の制御を行うシステム制御部 1 0 7 と、を備えて構成されている。

上記読取部 1 0 1 は、原稿台 1 1 1 上に裁置された原稿 1 1 2 をその原稿台 1 1 1 に沿って露光ランプ 1 1 3 を図 2 の副走査方向に移動させることによってスキャン露光を行い、その反射光を複数の反射ミラーにより C C D イメージセンサー 1 1 4 に導き、そのセンサー 1 1 4 によって光電変換を行い、光の強弱に応じた電気信号とする。I P U (イメージプロセッシングユニット) 1 1 5 は、その電気信号に対し、シェーディング補正等の処理を行った後に A / D 変換して、8 ビットのデジタル画像データとし、さらに変倍処理、ディザ処理等の画像処理を行う。その画像処理後の画像データを直ちに出力する場合、画像同期信号と共に像形成部 1 0 2 に送る。

スキャナー制御部 1 1 6 は、上述のプロセスを実現させるために、各種センサーによる検知処理や、露光ランプ 1 1 3 移動用の駆動モータ等の制御を行い、I P U 1 1 5 に対する各種パラメータの設定を行う。それにより、読取部 1 0 1 全体の制御を行う。

【0009】

ここで、図 3 を参照して、読取部 1 0 1 の I P U 1 0 5 よる画像データの出力について説明する。

図 3 中のフレームゲート信号/FGATE は、副走査方向の画像エリアに対しての画像有効範囲を表す信号で、この信号/FGATE がローレベル (ローアクティブ) の間の画像データが有効とされる。この信号/FGATE は、ライン同期信号/LSYNC の立ち下がりエッジでアサート、あるいはネゲートされる。その信号/LSYNC は画素同期信号 PCLK の立ち上がりエッジで所定クロック数だけアサートされ、この信号の立ち上がり後、所定クロック数後に主走査方向の画像データが有効とされる。送られてくる画像データは、画素同期信号 PCLK の 1 周期に対して 1 つであり、図 2 の主走査方向上を 1 5 7 . 5 D P C (= 4 0 0 D P I) 相当に分割したものである。画像データは、副走査方向上の位置を変えながら主走査方向上のデータを送出

するラスタ形式で送出される。画像データの副走査有効範囲は、通常、転写紙サイズによって決まる。

像形成部 102 では、帯電チャージャ 121 によって一様に帯電された一定速度で回転する感光体 122 を、書込部 123 からの画像データによって変調されたレーザー光により露光する。感光体 122 にはその露光によって静電潜像ができ、それを現像装置 124 が現像することにより顕像化したトナー像が形成される。給紙トレイ 125 の転写紙は給紙コロ 126 によって繰り出してレジストローラ 127 まで搬送し、感光体 122 上のトナー像と重なるタイミングでローラ 127 による搬送を開始し、転写チャージャ 128 によって感光体 122 上のトナー像を転写紙に静電転写させる。転写紙のトナー像が転写された部分は分離チャージャ 129 によって感光体 122 より分離させる。転写紙上のトナー像は定着装置 130 により加熱定着させた後、排紙ローラ 131 により排紙トレイ 132 に排紙する。

静電転写後の感光体 122 上に残留したトナーは、クリーニング装置 133 が除去する。その除去を行った後は感光体 122 は除電チャージャ 134 により除電される。プロッタ制御部 135 は以上のプロセスを実現させるために、各種センサーによる検知処理、感光体 122 や給紙コロ 126、レジストローラ 127、及び定着装置 130 などを駆動するための各種駆動モータ等の制御を行う。

【0010】

システム制御部 107 は、オペレータによる操作部 104 への操作に応じて、読取部 101、記憶部 105、像形成部 102、或いは FAX 部 103 への各種パラメータの設定やプロセス実行指示等を通信にて行う。システム全体の状態を操作部 104 の表示部により表示させる。それにより、システム制御部 107 はオペレータの操作部 104 への操作に対応する形で制御を行う。

FAX 部 103 は、システム制御部 107 からの指示により、インクリメントプログラム 115、或いは記憶部 105 から送られてきた画像データを G3、G4 FAX のデータ転送規定に基づき 2 値画像データの圧縮を行い、電話回線へ転送する。また、電話回線より受信したデータは、復元して像形成部 102 の書込部 123 等へ送出する。それにより、受信したデータは顕像化される。

セクタ部 106 は、システム制御部 107 からの指示により、それを構成するセクタの接続状態を変化させ、像形成部 102 が像形成を行う対象とする画像データの出力先を読取部 101、記憶部 105、及び FAX 部 103 のうちの何れかに選択する。

記憶部 105 は、通常は IPU 115 から入力される原稿の画像データを記憶することで、リピートコピー、回転コピー等の複写アプリケーションに使用される。また、FAX 部 103 からの 2 値画像データを一時的に記憶させるバッファメモリとしても使用される。これらデータの記憶はシステム制御部 107 の指示に従って行う。

【0011】

図 4 は、上記記憶部の構成図である。次に、図 4 を参照して、その記憶部 105 について詳細に説明する。

画像入出力 DMAC 401 は CPU 及びロジック回路で構成され、メモリ制御部 403 と通信を行ってコマンドを受信し、そのコマンドに応じた動作設定を行う。メモリ制御部 403 には現在の状態を示すステータス情報を送信する。

画像入力のコマンドをメモリ制御部 403 から受信した場合、セクタ部 106 を介して入力する画像データを、画像同期信号/FGATE に従って 8 画素単位のメモリデータにパッキングして、メモリ制御部 403 にメモリアクセス信号と共に随時、出力する。画像出力のコマンドを受けた場合には、メモリ制御部 403 から受信した画像データを画像同期信号/FGATE に同期させて出力する。

画像メモリ 402 は画像データを記憶するところで、DRAM 等の半導体記憶素子で構成される。メモリ容量は、例えば 157.5 DPC (= 400 DPI)、2 値画像データでは A3 サイズ分の 4 M バイトと、電子ソート蓄積用の 4 M バイトの合計 8 MB となっている。メモリ制御部 403 がアクセスする。

メモリ制御部 403 は、CPU 及びロジック回路で構成され、システム制御部 107 と通信を行ってコマンドを受信し、そのコマンドに応じた動作設定を行い、記憶部 105 の現在の状態を知らせるためのステータス情報をその制御部 107 に送信する。

システム制御部 107 からのコマンドには、画像入力、画像出力、圧縮、伸長

等を指示するものがあり、画像入力、画像出力のコマンドは画像入出力DMAC 401に送信し、圧縮関連のコマンドは画像転送DMAC 404、符号転送DMAC 405、及び圧縮伸長器406に送信する。

【0012】

図5は、メモリ制御部403の内部構成を示す図である。ここで、その制御部403の内部構成、及び各部の動作について詳細に説明する。

入出力画像アドレスカウンタ501は、画像入出力DMAC 401から受信する入出力メモリアクセス要求信号に応じてカウントアップするアドレスカウンタで、入力する画像データを格納する、或いは出力する画像データが格納された格納場所を示す22ビットのメモリアドレスデータを出力する。メモリアクセス開始時にアドレスは一旦、初期化される。

転送画像アドレスカウンタ502は、アービタ507が出力する転送メモリアクセス許可信号に応じてカウントアップするアドレスカウンタで、転送画像データが格納される格納場所を示す22ビットのメモリアドレスデータを出力する。メモリアクセス開始時に一旦アドレスは初期化される。

ライン設定部503は、画像データ入力時のバッファとして画像メモリ402を使用する場合に、差分比較部505が差分算出部504から出力された入力処理ライン番号と転送ライン番号の差分と比較する対象となる値（差分ライン数）をシステム制御部107から受信して保持する。任意の値を保持（設定）させることができる。

差分算出部504は、画像データ入力時には、圧縮伸長器406が出力する転送処理ライン数から画像入出力DMAC 401が出力する入出力処理ライン数を減算し、減算結果を差分ライン数として差分比較部505に出力する。

差分比較部505は、画像データ入力時には、差分算出部504が出力する差分ライン数と、ライン設定部503が出力する設定値とを比較し、差分ライン数＝設定値となったならばイナクティブ、それらが一致していなければアクティブの転送要求マスク信号を要求マスク508に出力する。それ以外、または画像データの入出力を行っていない状態であれば、その信号はアクティブにしない。

アドレスセクタ506は、アービタ507によりアドレスカウンタ501、

及び 5 0 2 が出力するアドレスデータのうちの一方を選択する。

【 0 0 1 3 】

アービタ 5 0 7 は、圧縮伸張器 4 0 6 がハードディスク装置 (HDD) 4 0 8 にアクセスするのを許可する旨を通知するためのメモリアクセス許可信号を出力する。その許可信号は、要求マスク部 5 0 8 を介して入力する転送要求マスク信号がアクティブで入出力メモリアクセス要求信号がイナクティブの条件でアクティブにする。アドレスセクタ 5 0 6 には、選択・出力するアドレスデータを切り換えるための信号を必要に応じて出力する。

要求マスク部 5 0 8 は、差分比較器 5 0 5 から入力する転送要求マスク信号により、圧縮伸張器 4 0 6 が HDD コントローラ (HDDC) 4 0 7 を介して HDD 4 0 8 にアクセスするための転送メモリアクセス要求信号をマスク (ディスインейブル状態とすること) し、それによるデータ転送処理を停止させる。

アクセス制御回路 5 0 9 は、アドレスセクタ 5 0 6 を介して入力するアドレスデータをロウアドレス部、カラムアドレス部に分割し、11 ビットのアドレスバスに出力する。また、アービタ 5 0 7 からのアクセス開始信号に従い、例えば DRAM である画像メモリ 4 0 2 に対する制御信号 (RAS、CAS、WE) を出力する。

システム制御部 1 0 7 からの画像入力指示により、メモリ制御部 4 0 3 は初期化され画像データの待ち状態となり、読取部 1 0 1 の動作により記憶部 1 0 5 に画像データを格納可能となる。その記憶部 1 0 5 に入力された画像データは一旦、画像メモリ 4 0 2 に書き込まれる。書き込まれた画像データの処理ライン数は画像入出力 DMAC 4 0 1 で計数され、入出力処理ライン数としてメモリ制御部 4 0 3 に送信される。圧縮伸長器 4 0 6 は、メモリ制御部 4 0 3 からの画像転送のコマンドを受けて転送メモリアクセス要求信号をそれに出力するが、その要求信号はメモリ制御部 4 0 3 の要求マスク部 5 0 8 によりマスクされ、それによるアクセスは行われない。画像入出力 DMAC 4 0 1 からの画像データが 1 ライン分、終了すると、転送メモリアクセス要求信号のマスクが解除され、画像メモリ 4 0 2 から画像データの読み出しが行われ圧縮伸長部 4 0 6 への転送動作が開始される。その動作中も差分算出部で 2 つの処理ライン数の差を算出し、その差が

0 となればアドレスの追い越しがない様に転送メモリアクセス要求信号にマスクをかける。

【 0 0 1 4 】

図 4 に示す記憶部 1 0 5 の説明に戻る。

画像転送DMAC 4 0 4 は、CPU及びロジック回路で構成され、メモリ制御部 4 0 3 と通信を行ってコマンドを受信し、そのコマンドに応じた動作設定を行い、現在の状態を知らせるためのステータス情報を送信する。圧縮のコマンドを受信した場合、メモリ制御部 4 0 3 にメモリアクセス要求信号を出力し、メモリアクセス許可信号がアクティブの場合に画像データを受け取って圧縮伸長器 4 0 6 に転送する。メモリアクセス要求信号に応じてカウントアップするアドレスカウンタを内蔵しており、そのカウント値を用いて生成する、画像データを読み出す、或いはそれが格納されている格納場所を示す 2 2 ビットのメモリアドレスデータを出力する。

符号転送DMAC 4 0 5 は、CPU及びロジック回路で構成され、メモリ制御部 4 0 3 と通信を行ってコマンドを受信し、そのコマンドに応じた動作設定を行い、現在の状態を知らせるためのステータス情報を送信する。伸長のコマンドを受信した場合、メモリ制御部 4 0 3 にメモリアクセス要求信号を出力し、その制御部 4 0 3 が出力するメモリアクセス許可信号がアクティブとなれば、画像データを受け取って圧縮伸長器 4 0 6 に転送する。メモリアクセス要求信号に応じてカウントアップするアドレスカウンタを内蔵しており、そのカウント値を用いて生成する、画像データを読み出す、或いはそれが格納されている格納場所を示す 2 2 ビットのメモリアドレスデータを出力する。そのDMAC 4 0 5 のディスクリプタによるアクセス動作については後述する。

圧縮伸長器 4 0 6 は、CPU及びロジック回路で構成され、メモリ制御部 4 0 3 と通信を行ってコマンドを受信し、そのコマンドに応じた動作設定を行い、現在の状態を知らせるためのステータス情報を送信する。2 値の画像データをMH符号化方式で圧縮する。

HDCコントローラ（HDDC） 4 0 7 は、CPU及びロジック回路で構成され、メモリ制御部 4 0 3 と通信を行ってコマンドを受信し、そのコマンドに応じ

た動作設定を行い、現在の状態を知らせるためのステータス情報を送信する。H D D 4 0 8 のステータス情報のリードやアクセス（データ転送）を行なう。その H D 4 0 8 は、2 次記憶装置である。

上述した構成の記憶部 1 0 5 は、画像入力、及びデータ蓄積に際してはシステム制御部 1 0 7 からの指示により、画像データを画像メモリ 4 0 2 に確保された格納領域に画像入出力 D M A C 4 0 1 により書き込むか、または、その格納領域に格納された画像データを読み出す。このとき画像入出力 D M A C 4 0 1 は画像データのライン数をカウントし、そのライン数を入出力処理ライン数としてメモリ制御部 4 0 3 に出力する。

【 0 0 1 5 】

図 6 は、符号転送 D M A C 4 0 5 のディスクリプタによるアクセス動作（データ転送動作）を説明するための図である。ここでは、画像データを 4 つのバンドに分割してそのデータ転送を行う場合を例にとって説明する。なお、他の D M A C 4 0 1、4 0 4 等においてもその動作は同様である。

先ず、1 画像データ中の総転送ライン数を加算する手順を説明する。

符号転送 D M A C 4 0 5 はメモリ制御部 4 0 3 から転送コマンドを受信することとで起動し、その制御部 4 0 3 から受信したディスクリプタは、そのストア用のディスクリプタ格納レジスタ 6 0 1 上に確保された領域である、C P U を有するデータ転送制御部 6 0 2 によって設定されたチェーン先アドレス（ここでは a アドレス）から順に（ここではディスクリプタ 1 が先頭である）ストアする。

そのレジスタ 6 0 1 にロードされたディスクリプタは、次のディスクリプタの格納領域（その先頭アドレス）を示すチェーン先アドレス、転送するデータの先頭アドレスを示すデータ転送先アドレス、転送するデータのデータ量をライン数で示すデータ転送ライン数、及び設定されたライン数のデータ転送が終了した場合に、C P U 割り込みを発生させるか否かを指定できるフォーマット情報からなる 4 ワード構成である。そのフォーマット情報の最下位ビットには、設定されたライン数のデータ転送終了の場合に C P U 割り込みを発生させるか否かを指定するためのビットが配置されている。その値が 0 であれば C P U 割り込みを発生させ、1 であればその発生をマスクさせる。

図6に示す例では、画像データを4つのバンドに分割し、各ディスクリプタのフォーマット情報の最下位1ビットの値は全て0となっている。各バンドの画像データ転送が終了するとCPU割り込みが発生し、その割り込み発生により、各ディスクリプタに設定されているライン数を加算することにより転送終了タイミング、及びライン数を検出しながらデータ転送を行えるようになっている。

【0016】

画像メモリ402から圧縮伸長器406を通してHDD408にデータを転送（1次記憶装置→2次記憶装置）する場合、メモリ制御部403のディスクリプタの設定は1バンド分のデータ転送用であるため、ディスクリプタのライン数の設定は画像ライン数として設定される。そのライン数を格納し、格納先アドレスは符号転送DMAC405を示すものとしたディスクリプタを画像転送DMAC404に出力する。符号転送DMAC405に出力するディスクリプタでは、データの格納先アドレスはHDDC407を示すものに設定する。それにより、画像メモリ402→メモリ制御部403→画像転送DMAC404→符号転送DMAC405→圧縮伸長器406→HDDC407→HDD408という経路で画像データの転送を行わせる。データ転送終了後には、HDDC407よりHDD408へ蓄積した際の使用容量が通知され、このHDD408へ画像データを格納したアドレス（例えば先頭アドレス）と使用容量を画像メモリ（1次記憶装置）402に確保しているHDD管理領域に記憶させておく。データ転送中は、メモリ制御部403は、画像データの圧縮伸長器406への転送が、符号転送DMAC405からの転送を追い越さないように転送メモリアクセス要求にマスクをかける。それにより、HDD408へのデータ転送がそのためのデータ転送を追い越さないように制御する。

逆にHDD408から圧縮伸長器406を通して画像メモリ402にデータを転送（2次記憶装置→1次記憶装置）する場合には、画像メモリ402に確保しているHDD管理領域に記憶させているHDD408へ蓄積した際の格納アドレスと使用容量を取得し、HDDC407には格納先アドレスを指定し、符号転送DMAC405には使用容量を、画像転送DMAC404には伸長後のライン数を設定して、HDD408→HDDC407→圧縮伸長器406→符号転送DM

A C 4 0 5 → 画像転送 D M A C 4 0 4 → メモリ制御部 4 0 3 → 画像メモリ 4 0 2 という経路で画像データの転送を行う。それ以外の経路でデータ転送を行う場合、メモリ制御部 4 0 3 は同様な方法で作成したディスクリプタを出力すべき D M A C に出力することで、その経路でのデータ転送を実現させる。

上述したように、画像メモリ 4 0 2、及び H D D 4 0 8 は、処理対象とするデータ格納用に共有させる。本実施の形態では、その共有によって生じるデータ転送速度の低下を理由として、各部 1 0 1 ~ 1 0 3 が適切に処理を行えなくなる、或いはその処理時間が非常に長くなるといった不具合の発生を以下のようにして回避させている。

【 0 0 1 7 】

データ転送速度は、システムの構成や採用した装置などによって変化する。本実施の形態では、そのデータ転送速度として、読取部 1 0 1 (F A X 部 1 0 3) → 画像メモリ 4 0 2 間のデータ転送速度 rx_speed1 、画像メモリ 4 0 2 → H D D 4 0 8 間のデータ転送速度 rx_speed2 (以上、データ入力時)、H D D 4 0 8 → 画像メモリ 4 0 2 間のデータ転送速度 tx_speed1 、画像メモリ 4 0 2 → 像形成部 1 0 2 (F A X 部 1 0 3) 間のデータ転送速度 tx_speed2 、などを固有の特性値として、例えばシステム制御部 1 0 7 を構成する不図示の不揮発性化されたメモリに予め保存している。

そのデータ転送が完了すると予想される予想転送完了時間は、データ量 $data1$ とデータを転送する経路、その経路により決まるデータ転送速度などを考慮して計算する。例えば読取部 1 0 1 が出力する画像データを H D D 4 0 8 に保存する場合には、その予想転送完了時間 $expect_time$ は、

$$expect_time = data1 / rx_speed1 + data1 / rx_speed2 + wait_time$$

より計算し、例えば H D D 4 0 8 に保存された画像データを像形成部 1 0 2 に出力する場合には、その予想転送完了時間 $expect_time$ は、

$$expect_time = data1 / tx_speed1 + data1 / tx_speed2 + wait_time$$

より計算する。ここで $wait_time$ は、実際にデータ転送を行っている以外に必要な待ち時間である。それは以下のように、そのときの動作状態によって変化する。

$wait_time = WAIT_DRAM + WAIT_HDD + \alpha$

ここで、WAIT_DRAMは、画像メモリ 4 0 2 が他の要求によって先に占有されていた場合に、開放されてその要求に対して使用できるようになるまでの時間であり、現在データ転送中である転送要求の予想転送完了時間の残り時間や、それ以外の現在、待ちとなっている他の転送要求の有無、それが有ればその予想転送完了時間などを考慮して計算する。WAIT_HDDは、HDD 4 0 8 が他の転送要求によって先に占有されていた場合に、開放されてその要求に対して使用できるようになるまでの時間である。時間WAIT_DRAMと同様な方法で計算する。 α はそれ以外のオーバーヘッドに要する時間であり、最悪値（最長の時間）を固定値として使用する。

上記待ち時間wait_timeは、例えばメモリ制御部 4 0 3 が時間WAIT_DRAM、WAIT_HDDを必要に応じて計算して求め、システム制御部 1 0 7 に通知する。予想転送完了時間expect_timeは、メモリ制御部 4 0 3 から通知された待ち時間wait_timeを用いてシステム制御部 1 0 7 が計算する。それを計算するうえで必要なデータ量data1は、データ転送を要求した要求元から取得する。

【 0 0 1 8 】

システム制御部 1 0 7 は、データ転送要求時には、予めデータ転送を完了させるべき時間である転送完了時間complete_timeを必要に応じて指定する。その時間complete_timeは、データ量と、データの転送先、或いは転送元で求められている最低のデータ転送速度と、を基に計算される時間である。その時間complete_timeを予想転送完了時間expect_timeと比較することにより、実際のデータ転送が転送完了時間内に完了するか否か判断する。

データ転送を時分割処理で行うと、要求されたデータ転送を行うことによって他の転送要求における予想転送完了時間が変化することがある。このことから、その時間内に完了すると判断すると、更に、転送要求を受け付けた際の予想転送完了時間を再度、計算して、その転送要求を受け付けても転送完了時間内にデータ転送が完了しなくなる転送要求が存在しないことを確認できた場合に、新たな転送要求を受け付けるようにしている。このような判断・確認は、転送要求が新たにされる度に行うことにより、その転送完了時間内にデータ転送が全ての転送

要求で完了すると判断できた場合に、その転送要求を受け付けている。受け付けた転送要求は図 7 に示すような待ち行列で管理する。転送要求を受け付けなかった場合、その要求を行った要求元にその旨を通知する。

そのように新たな転送要求を受け付ける場合、データを転送する、或いはそのデータが転送される各部 1 0 1 ~ 1 0 3 では、常に処理速度を実質的に低下させることなく、行うべき処理を最適に行えるようになる。このため、常に高い生産性を維持できることとなる。

【 0 0 1 9 】

その待ち行列には、図 7 に示すように、転送要求を区別するための I D、その要求を行った要求元、現在の状態、転送の対象とするデータ量、転送完了時間、などの情報を、転送要求を受け付ける度に登録している。それにより、順番に従って、シーケンシャルに転送要求を処理していくようになっている。その待ち行列では、転送完了時間はデータ転送を完了すべき時刻で表している。転送の開始、その転送の終了、と状態が変化する毎に、その要求に対する転送状態は I D とともに要求元に通知する。

待ち行列に登録された転送要求は任意に順番を入れ換える事ができる。また、要求を待ち行列から削除する事で、その転送要求の動作を禁止することもできる。待ち行列から削除した場合にはキャンセルしたことを I D とともに要求元に通知する。本実施の形態では、この待ち行列を入力側（記憶部 1 0 5 にデータを転送）、出力側といったように、複数、用意する事により同時に複数の入出力のデータ転送を実現できるようにさせている。

なお、本実施の形態では、転送完了時間内にデータ転送が全ての転送要求で完了すると判断できた場合にのみ、新たな転送要求を受け付けるようにしているが、そのように判断できることを条件に、データ転送を開始するタイミングを決定してそれを受け付けるようにしても良い。或いは、転送要求における重要度を考慮して、つまり、削除、或いはデータ転送の開始の繰り下げが可能な転送要求は待ち行列から削除するか、或いはそのデータ転送の開始を遅らせる形の対応を考慮して、その受け付けを行うようにしても良い。

本実施の形態では、各部 1 0 1 ~ 1 0 3 がデータ処理手段に対応しているが、

そのデータ処理手段の数や種類などは、本実施の形態に限定されるものではない。本発明は、様々な種類のデータ処理手段を複数、搭載したデータ処理装置に広く適用させることができる。

上述したような画像形成装置（データ処理装置）、或いはその変形例の動作を実現させるようなプログラムは、CD-ROM、DVD或いは光磁気ディスク等の記録媒体に記録させて配布しても良い。或いは、公衆網等で用いられる伝送媒体を介して、そのプログラムの一部、若しくは全部を配信するようにしても良い。そのようにした場合には、ユーザはプログラムを取得して既存のデータ処理装置にロードすることにより、その装置に本発明を適用させることができる。このことから、記録媒体は、プログラムを配信する装置がアクセスできるものであっても良い。

【0020】

【発明の効果】

以上説明したように本発明は、少なくとも搭載された第1、或いは第2のデータ処理手段が行う処理のために共有のメモリにアクセスする場合に、そのアクセスに伴うデータ転送を完了すべき転送完了時間を必要に応じて指定し、その時点でのメモリへのアクセス状況を考慮して、そのアクセスに伴うデータ転送の完了に要すると予想される予想転送完了時間を計算し、指定した転送完了時間、及び計算した予想転送完了時間に基づいて、第1、或いは第2のデータ処理手段が行う処理のためのメモリへのアクセスを管理する。それにより、データ転送に要する時間の制約が存在していても、その制約を常に満たす形でメモリへのアクセス、そのアクセスに伴うデータ転送を行えることとなる。このため、各データ処理手段は常に処理速度を実質的に低下させることなく、行うべき処理を最適に行えるようになり、データ処理装置は常に高い生産性を維持することができる。

【図面の簡単な説明】

【図1】

本実施の形態によるデータ処理装置（デジタル複合機）の構成図である。

【図2】

原稿台に裁置された原稿の画像の読取方を説明する図である。

【図 3】

読取部の I P U よる画像データの出力方法を説明するタイミングチャートである。

【図 4】

記憶部の構成を示す図である。

【図 5】

記憶部のメモリ制御部の構成を示す図である。

【図 6】

記憶部を構成する符号転送 D M A C のディスクリプタによるアクセス動作（データ転送動作）を説明するための図である。

【図 7】

システム制御部が管理する待ち行列を説明する図である。

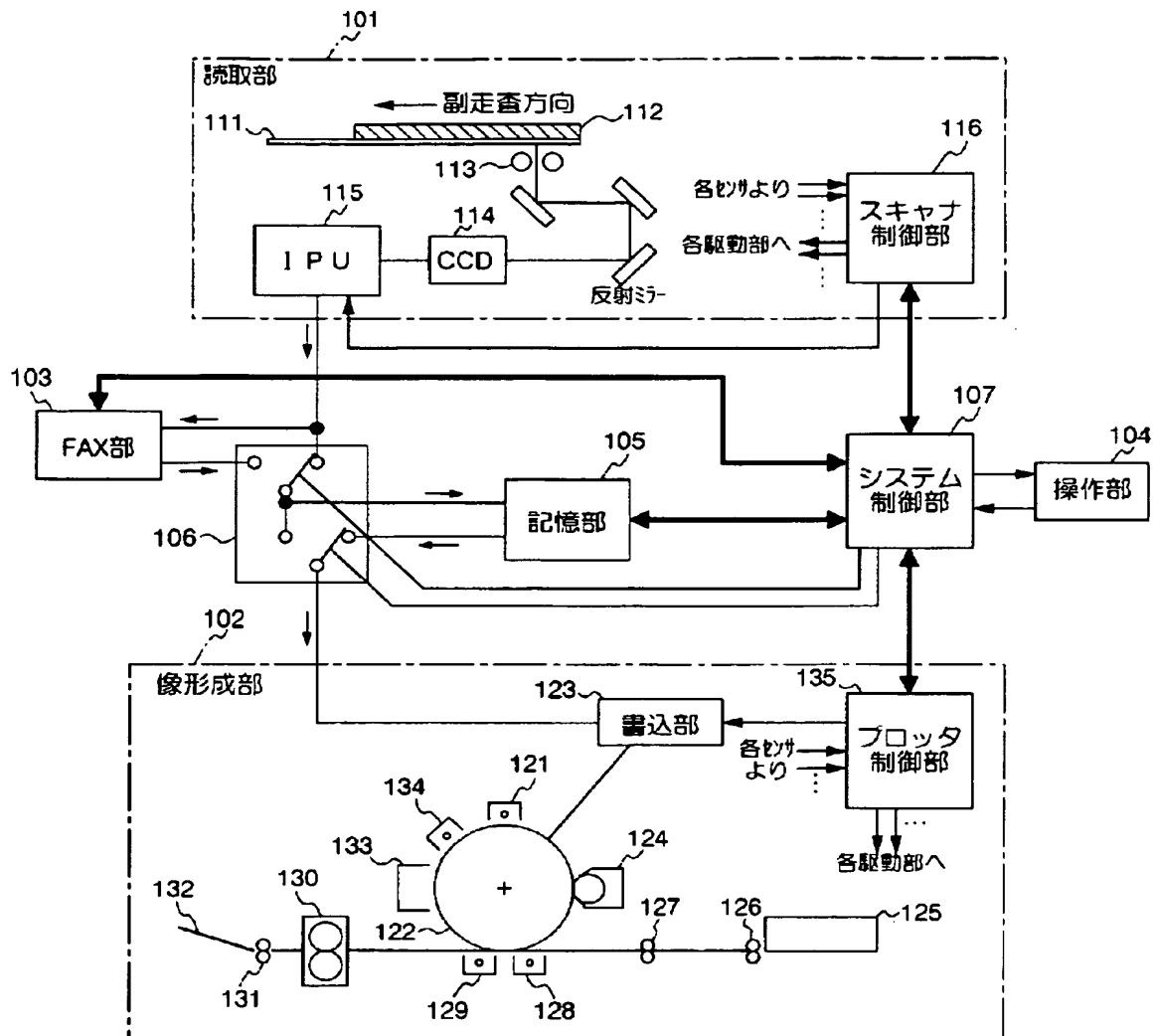
【符号の説明】

1 0 1	読取部
1 0 2	像形成部
1 0 3	F A X 部
1 0 5	記憶部
1 0 6	セレクタ部
1 0 7	システム制御部
4 0 1	画像入出力 D M A C
4 0 2	画像メモリ
4 0 3	メモリ制御部
4 0 4	画像転送 D M A C
4 0 5	符号転送 D M A C
4 0 6	圧縮伸長器
4 0 7	H D D C
4 0 8	H D D

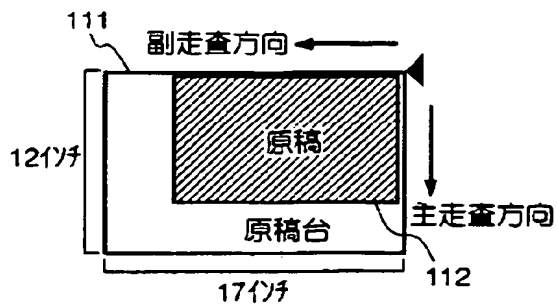
【書類名】

図面

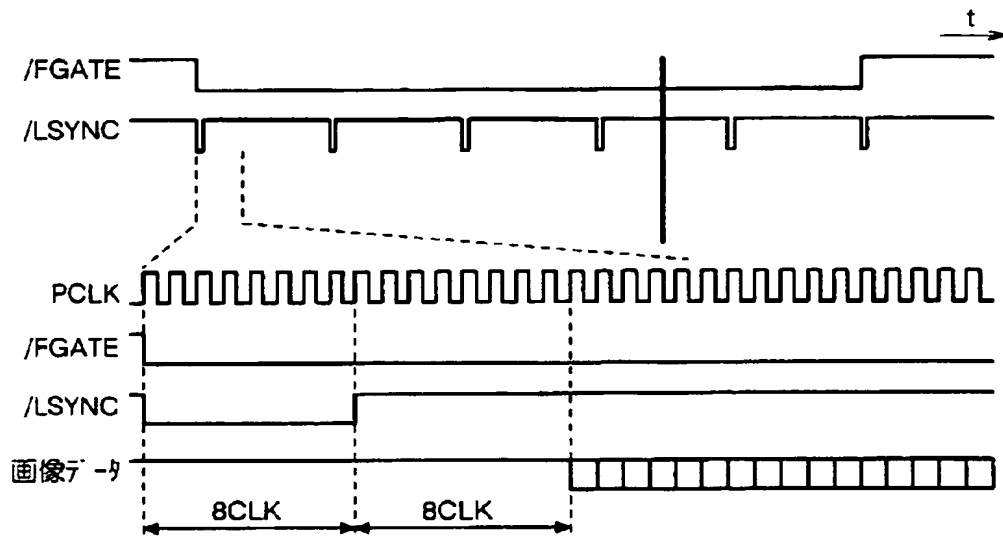
【図 1】



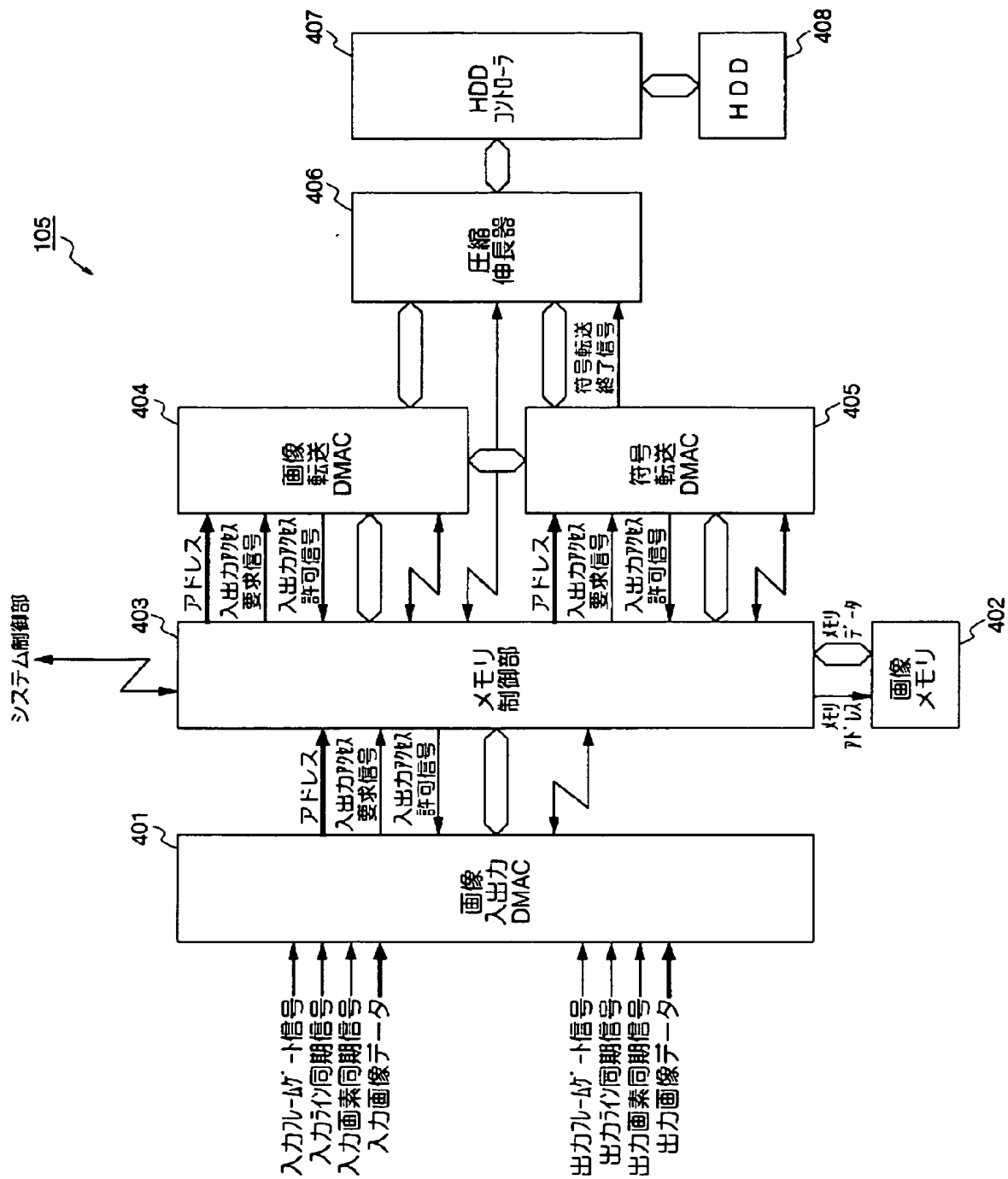
【図 2】



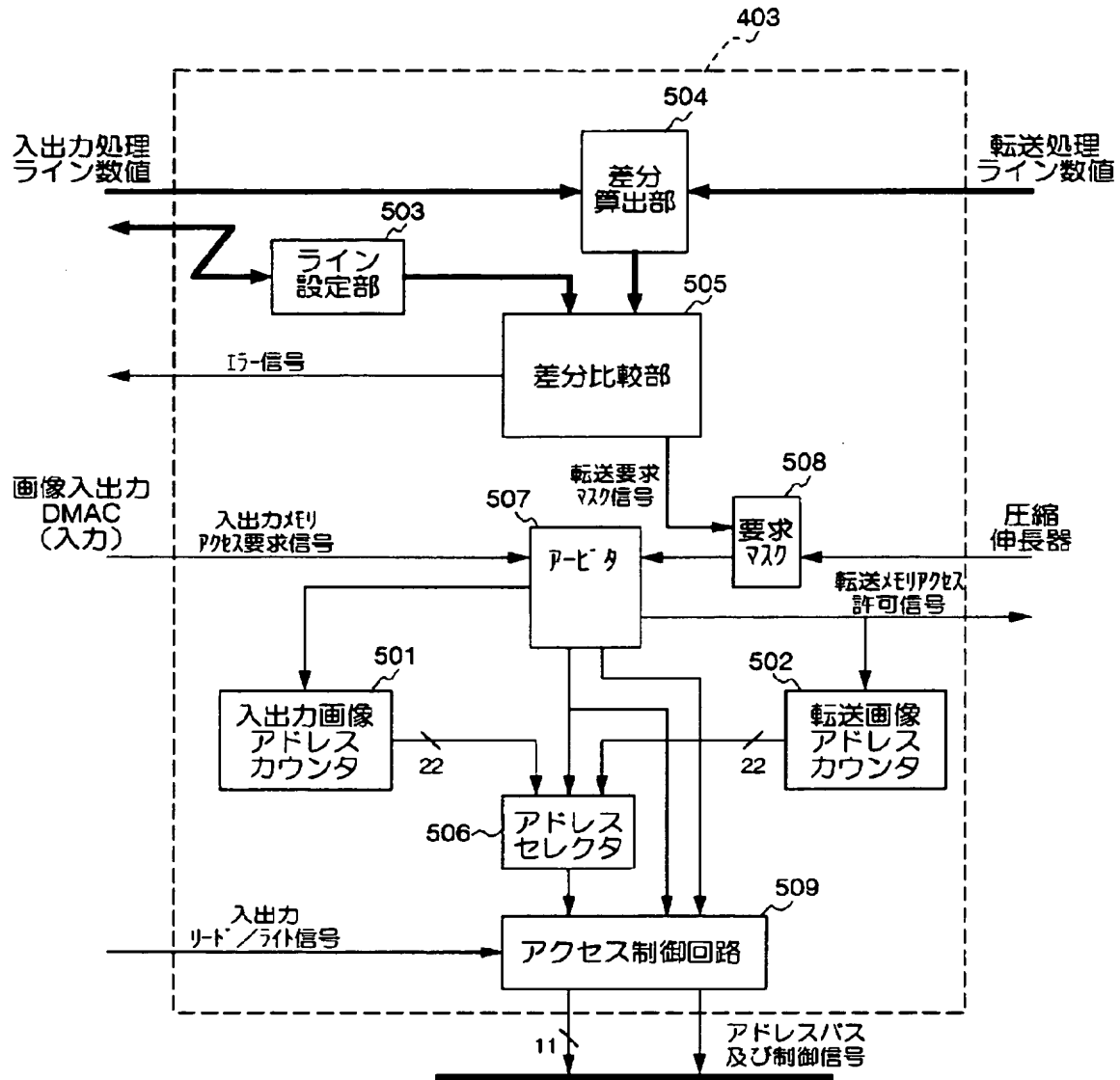
【図 3】



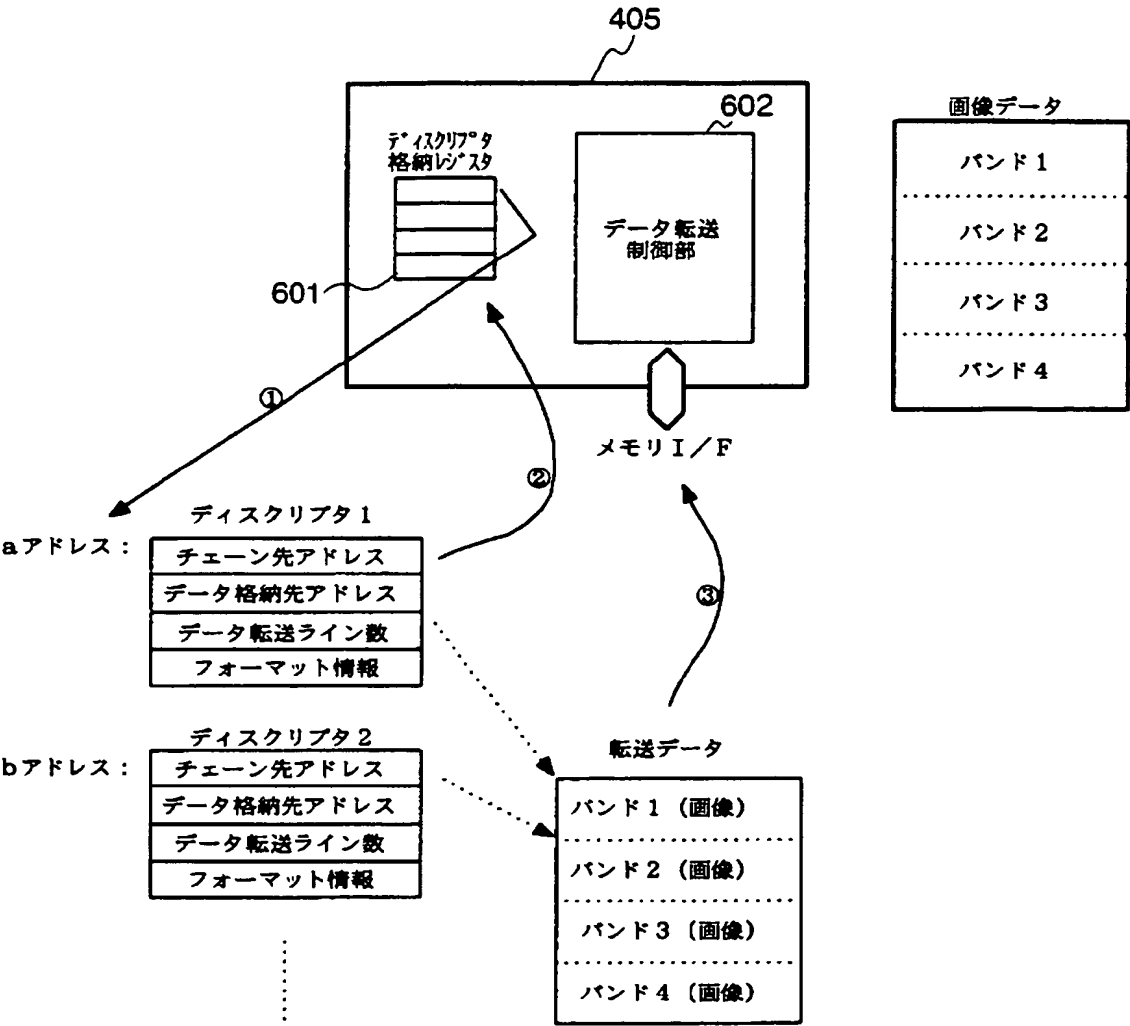
【図 4】



【図 5】



【図 6】



【図 7】

順番	ID	要求元	状態	転送量	完了時間		
1	09	FAX入力	転送中	512ライン	13:00:00		
2	0C	スキャナ	待ち	1024ライン	13:00:50		
3	0D	ス					
出力側待ち行列2	.	順番	ID	要求元	状態	転送量	完了時間
		1	0A	スキャナ 入力	転送中	512ライン	13:00:00
		2	0B	データ配 信入力	待ち	1024ライン	13:00:50
		3	10	スキャナ 入力	待ち	1024ライン	13:01:00
	

入力側待ち行列1

【書類名】 要約書

【要約】

【課題】 共有する 2 次記憶装置を含むメモリにアクセスすることがある複数のデータ処理手段の少なくとも一つにデータ転送に要する時間の制約が存在する場合に、その制約を満たす形で常にメモリにアクセスするデータ処理装置を提供する。

【解決手段】 記憶部 1 0 5 は、各部 1 0 1 ～ 1 0 3 が共有する画像メモリ、及び HDD（ハードディスク装置）を備えている。システム制御部 1 0 7 は、各部 1 0 1 ～ 1 0 3 から記憶部 1 0 5 へのデータ転送、或いはそれからのデータ転送が要求されると、そのデータ転送を完了すべき転送完了時間と、その転送に要すると予想される予想転送完了時間とを比較することにより、転送完了時間内にデータ転送が完了すると予想される要求のみを受け付ける。

【選択図】 図 1

特願 2 0 0 2 - 2 7 4 1 3 8

出 願 人 履 歴 情 報

識別番号

[0 0 0 0 0 6 7 4 7]

1. 変更年月日

2 0 0 2 年 5 月 1 7 日

[変更理由]

住所変更

住 所

東京都大田区中馬込 1 丁目 3 番 6 号

氏 名

株式会社リコー